Logic Gates and Circuits
තාර්කික ද්වාර හා පරිපථ

Unit 4

Anton Gajasinghe
PG Dip for IT – University of Peradeniya
BSc. – University of Kelaniya

පිළිතුරු සොයන්න

1. X’.Y = 0 නම් Y =1 වන විට X වල අගය සොයන්න.

2. (X+Y)’=0 විට X හා Y වලට තිබිය හැකි අගයන් මොනවා ද?

3. (X.Y)’=0 විට X හා Y වලට තිබිය හැකි අගයන් මොනවා ද?ම්

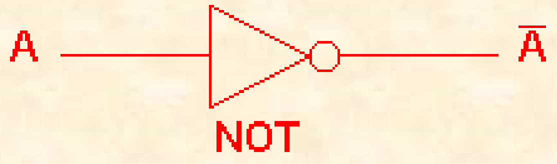
4. X` = 0 නම් X වල අගය ?

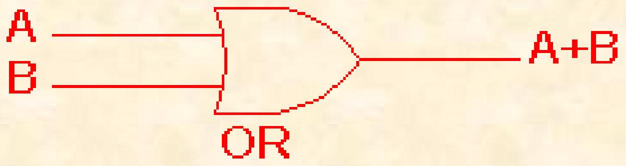
Logic Gates and Boolean Algebra

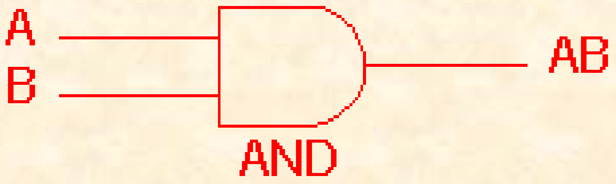
- ද්විමය සංඛ්‍යා වලින් නිරූපණය කරන අනුලක්ෂණ (characters) ප්‍රායෝගික භාවිතයේ දී ඉලෙක්ට්‍රෝනික උපාංගයක් බවට පත්කරගත යුතුය. මේ සඳහා ඇති උපාංග Logic Gates (තාර්කික ද්වාර) නම් වේ.
- මෙම ක්‍රියාවේදී භාවිතා කරන විශේෂ ගණිත සංකල්පය බූලියානු වීජ ගණිතය යි.සාමාන්‍යයෙන් වීජ ගණිතයේ දී විචල්‍යයන් ලෙස අප භාවිතා කරණ දශමය සංඛ්‍යා වෙනුවට බූලියානු වීජ ගණිතයේ දී විචල්‍යයන් ලෙස භාවිතා කරනු ලබන්නේ ද්විමය ඉලක්කම්ය (Binary Digits).
- ද්විමය ඉලක්කම් වල (Binary Digits) අවස්ථා 2ක් පමණක් ඇති බැවින් එය ද්විමය 0 හෝ 1 න් නිරූපණය කළ හැකිය.

Logic Gates

මූලික තාර්කික ද්වාර 3කි.







Output = A’

Output = Complement of A

Input	Output
A	A’
0	1
1	0

Output = A OR B

Output = A+B

Input		Output
A	B	A + B
0	0	0
0	1	1
1	0	1
1	1	1

Output = A AND B

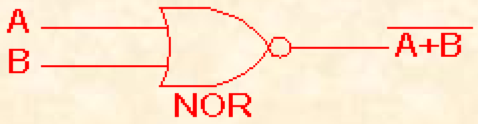
Output = A.B

Input		Output
A	B	A . B
0	0	0
0	1	0
1	0	0
1	1	1

මූලික තාර්කික ද්වාර 3න් ව්‍යුත්පන්න කරගත් තාර්කික ද්වාර

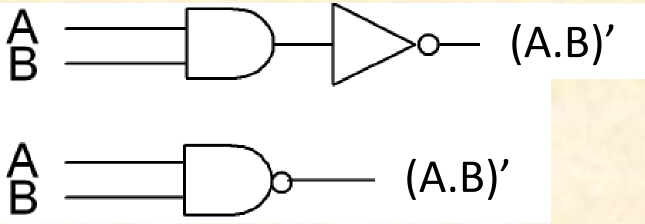
Output = NOT (A AND B)
Output = (A.B)’

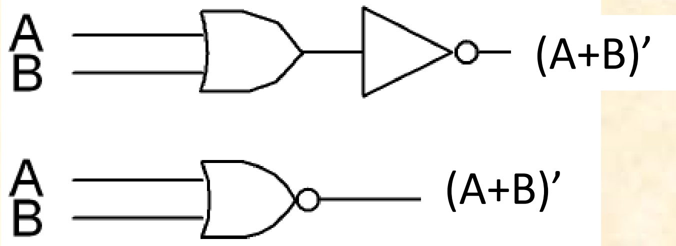
Input		Output
A	B	(A .B)’
0	0	1
0	1	1
1	0	1
1	1	0



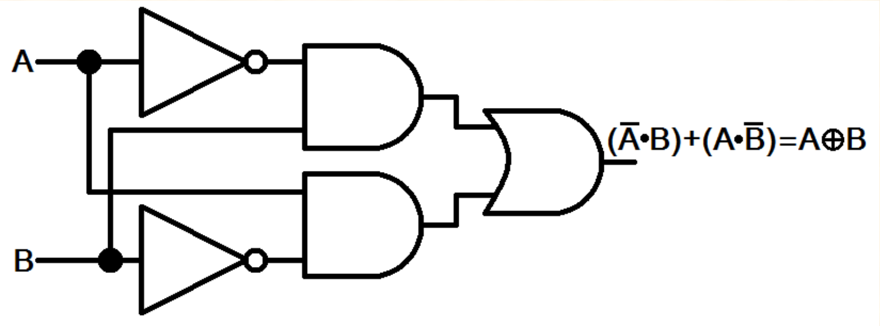
Output = NOT (A OR B)
Output = (A+B)’

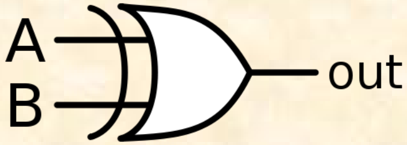
Input		Output
A	B	(A +B)’
0	0	1
0	1	0
1	0	0
1	1	0





Exclusive OR – XOR Gate



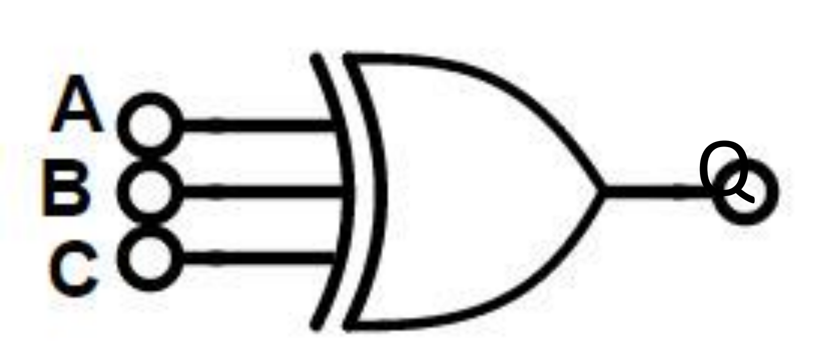


$$A \oplus B = A\overline{B} + B\overline{A}$$

Input		Output
A	B	A + B
0	0	0
0	1	1
1	0	1
1	1	0

ආදානයන්ගෙන් (A, B) එක(1) ලැබෙන අවස්ථා ගණන ඔත්තේ නම් ප්‍රතිදානය සෑම විටම එක (1) වේ. අදානයන් 2ක් පමණක් ඇති විට අසමාන අවස්ථා වලදී පමණක් ප්‍රතිදානය එක (1) වේ.

3 inputs XOR Gate

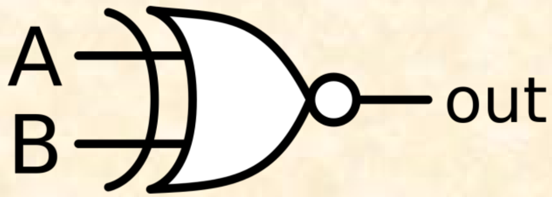


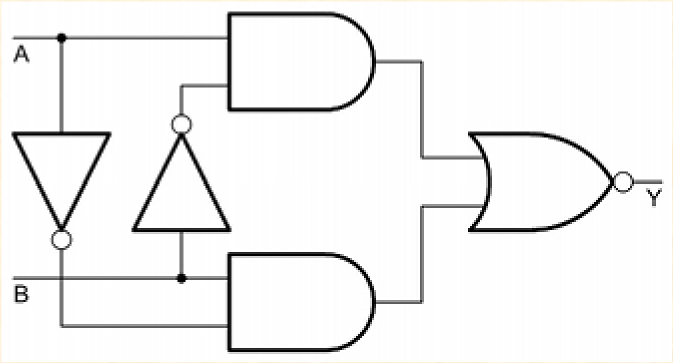
$$Q = A\overline{BC} + \overline{A}B\overline{C} + \overline{AB}C + ABC$$

Truth Table			
C	B	A	Q
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

ආදානයන්ගෙන් එක (1) තිබෙන අවස්ථා ගණන ඔත්තේ ප්‍රතිදානය එක (1) වේ.

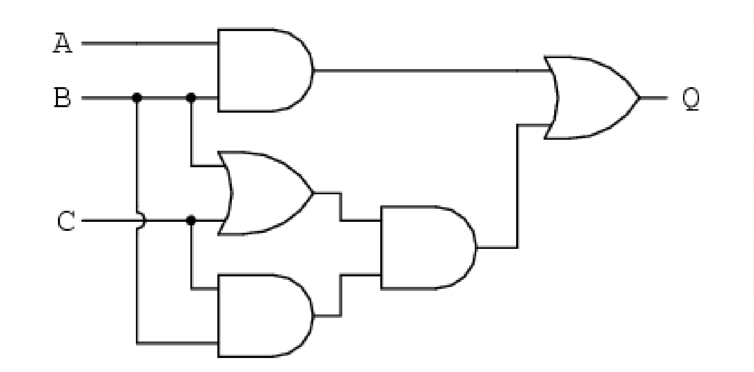
Exclusive NOR – XNOR Gate



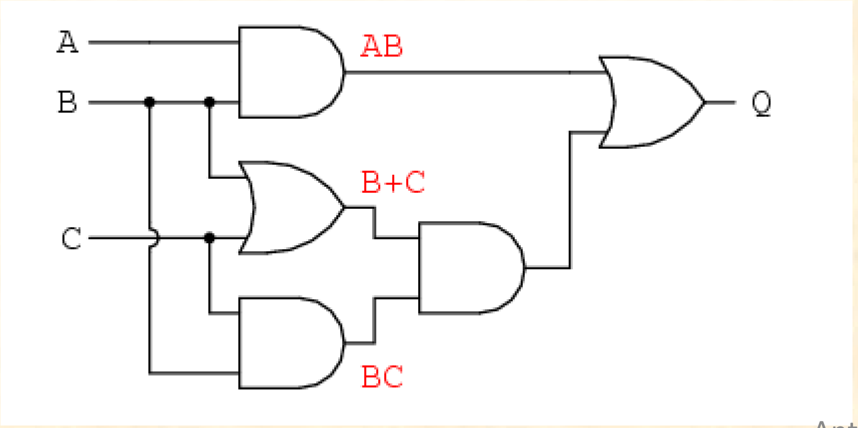


Input		Output
A	B	A + B
0	0	1
0	1	0
1	0	0
1	1	1

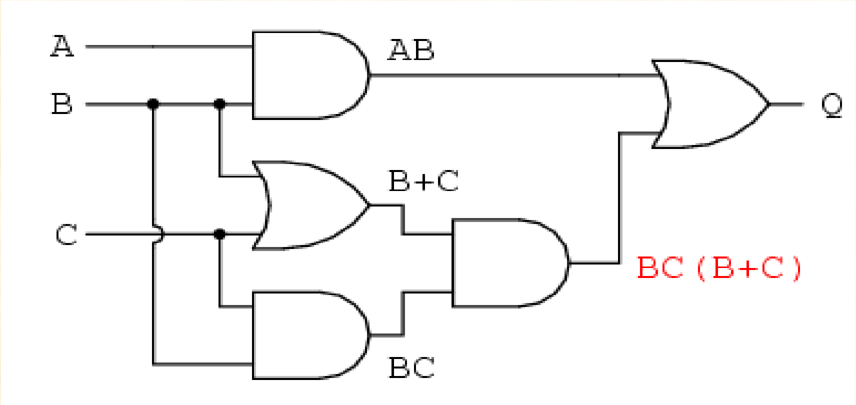
Write Boolean Expression for the given Logic Circuits



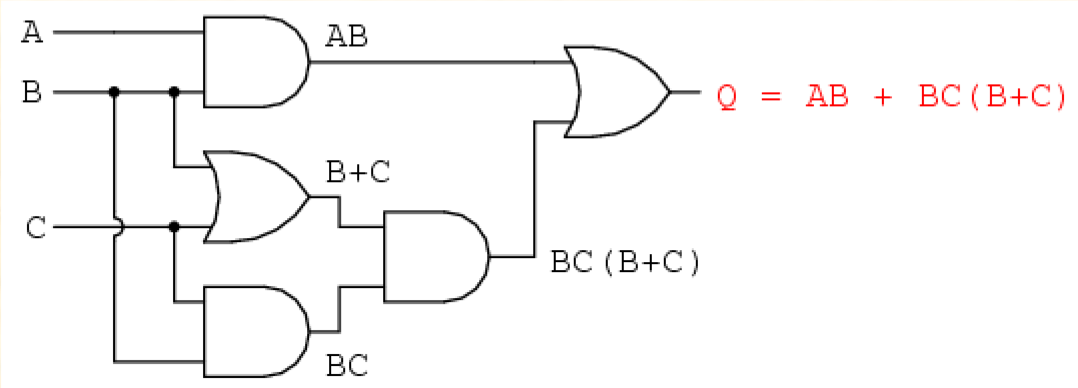
- Write Sub Expression at the output of each gate



- Then another sub-expression for the next gates:



- Finally write Expression for the last gate:



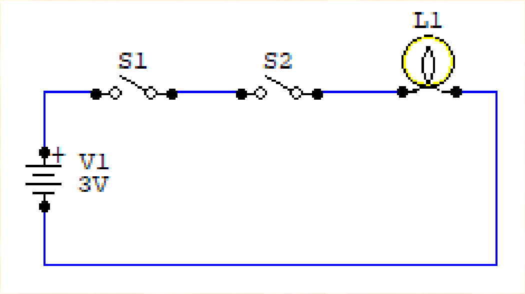
සත්‍යතා වගුවක එකිනෙකට වෙනස් ආදාන සංයෝජන ගණන සෙවීම

අදාන (විචලායන් ගණන) n නම් ආදාන සංයෝජන ගණන = 2^n

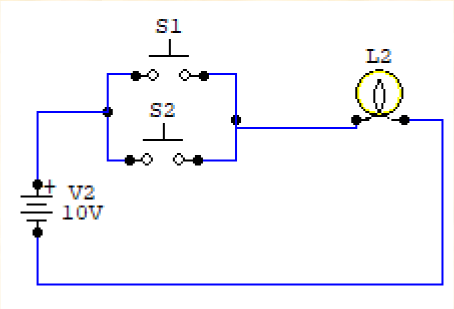
ex:- Two inputs (A, B) = 2^2 = 4

	A	B
0	0	0
1	0	1
2	1	0
3	1	1

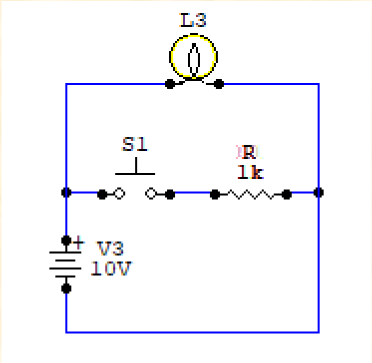
පහත දී ඇති විද්‍යුත් පරිපථවල L1, L2 L3, L4,L5 හා L6 යනු බල්බයන්ය. S1 හා S2 යනු ස්විච වන අතර R යනු ප්‍රතිරෝධකයකි. මෙම පරිපථවල ක්‍රියාකාරිත්වය AND, OR, NOT, NAND, NOR හා XOR ද්වාරවල ක්‍රියාකාරිත්වයට සමාන වේ. මෙම පරිපථවල ක්‍රියාකාරිත්වය ට සමාන ද්වාරය සොයන්න. පිළිතුර සත්‍යාපනය කරන්න.



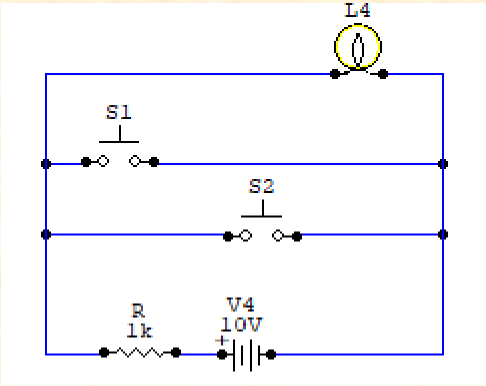
1.



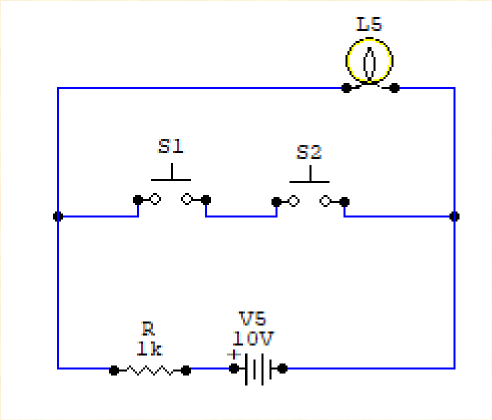
2.



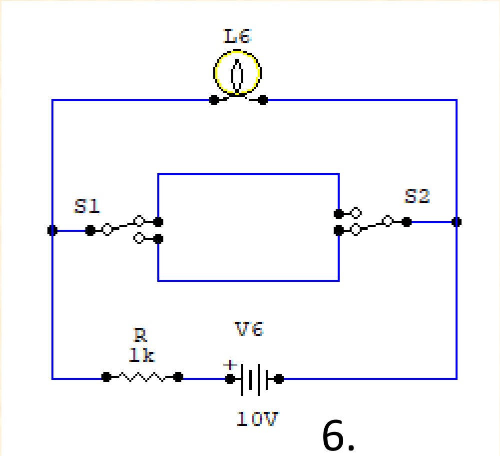
3.



4.

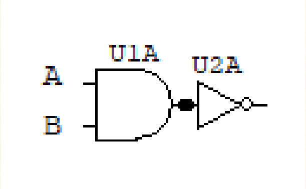


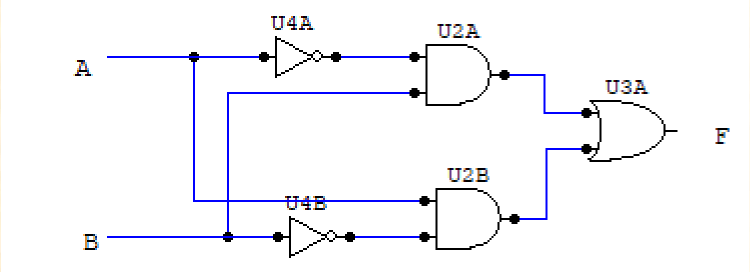
5.

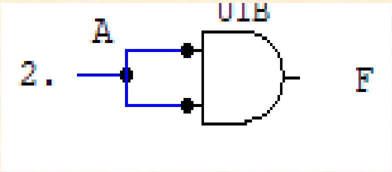


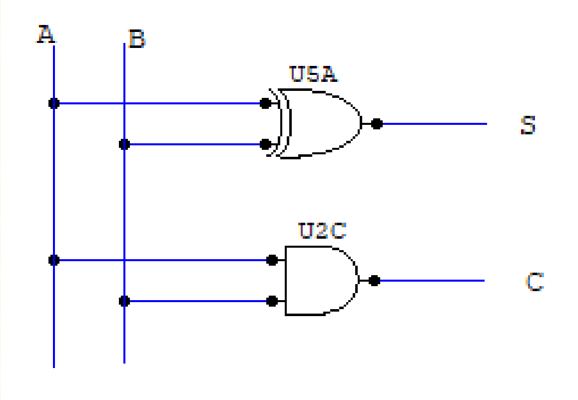
6.

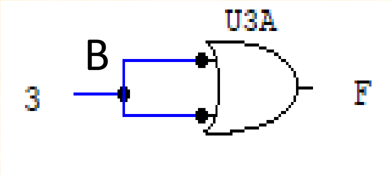
පහත සඳහන් පරිපථ වලට අදාල බූලියානු ප්‍රකාශනය ලියා සත්‍යතා වගු අඳින්න

1 .


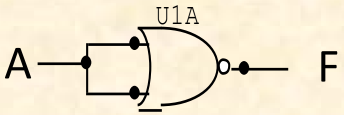
4


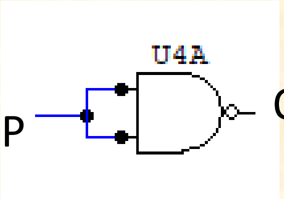


5




පහත සඳහන් පරිපථ වලට අදාල බූලියානු ප්‍රකාශනය ලියා සත්‍යතා වගු අඳින්න. එම පරිපථ වල ක්‍රියාව කිනම් මූලික ද්වාරවල ක්‍රියාවට සමාන දැයි පෙන්වන්න.

1


2


Boolean Laws - බූලියානු නියම

- ගැටළු විසඳීම සඳහා සත්‍යතා වගු ඇසුරින් නිර්මාණය කරණ බූලියානු ප්‍රකාශණ සංකීර්ණ වන නිසා ඒවා තව දුරටත් සරල ප්‍රකාශණ බවට පත්කල යුතුය. ඒ සඳහා භාවිතා කරන නියමයන් බූලියානු නියම ලෙස හඳුන්වයි. බූලියානු ප්‍රකාශණ සරල කිරීම මගින් තාර්කික පරිපථ නිර්මාණයේ දී පහත සඳහන් වාසි හිමිවේ.

1. උපකරණ සඳහා වියදම අඩු වීම
2. පරිපථය කුඩා වීම
3. තේරුම් ගැනීම පහසුවීම
4. නඩත්තු කිරීම පහසු වීම
5. වැයවන විදුලිය අඩු වීම

Boolean Laws - බූලියානු නියම

1. තදේවභාවී න්‍යායය(Idompotent Law)

එම න්‍යායය,සත්‍යතා වගුවක් මඟින් පහත නිරූපණය වේ.

$A.A=A$

A	A	A.A
0	0	0
1	1	1

$A+A=A$

A	A	A+A
0	0	0
1	1	1

$\overline{A}.\overline{A}=\overline{A}$

A	$\overline{A}$	$\overline{A}$	$\overline{A}.\overline{A}$
0	1	1	1
1	0	0	0

$\overline{A}+\overline{A}=\overline{A}$

A	$\overline{A}$	$\overline{A}$	$\overline{A}+\overline{A}$
0	1	1	1
1	0	0	1

ඉහත ඉස්මතු කරන ලද තීරයන්හි අගයන් සමාන ව ඇත.

2. සර්වසාම්‍ය න්‍යායය(Identity Law)

$1.A=A$

A	1	1.A
0	1	0
1	1	1

$0+A=A$

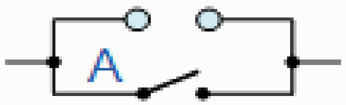
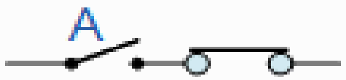
0	A	0+A
0	0	0
0	1	1

$0.A=0$

0	A	0.A
0	1	0
0	0	0

$1+A=1$

1	A	1+A
1	0	1
1	1	1

A + 0 = A	A in parallel with open = "A"		Identity
A . 1 = A	A in series with closed = "A"		Identity

A + 0 = A, A variable OR'ed with 0 is always equal to the variable.

A . 1 = A, A variable AND'ed with 1 is always equal to the variable.

3. ප්‍රතිලෝම න්‍යායය(Inverse/Complement Law)

ගුණිත ආකාරය(Multiplicative form)

$A.\overline{A} = 0$

A	$\overline{A}$	$A.\overline{A}$
0	1	0
1	0	0

ආකලන ආකාරය(Additive form)

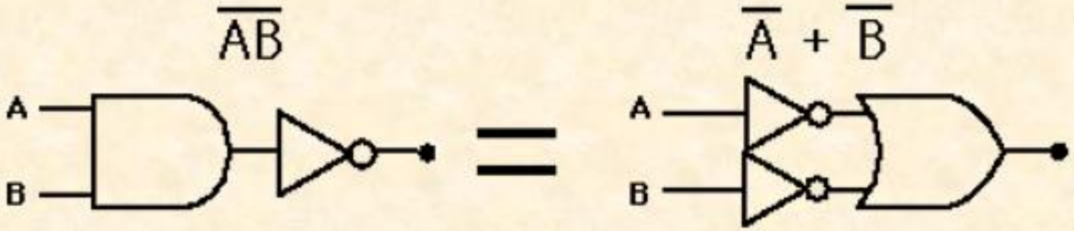
$A + \overline{A} = 1$

A	$\overline{A}$	A+ $\overline{A}$
0	1	1
1	0	1

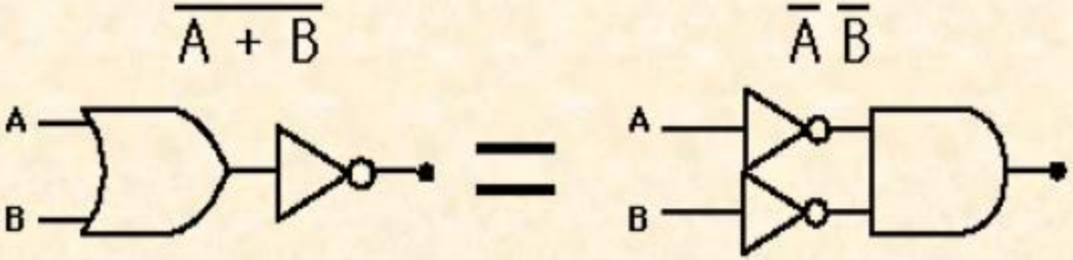
4. De Morgan Theory - ඩි මෝර්ගන් න්‍යාය

De Morgan න්‍යාය මගින් NAND ද්වාරය වෙනුවට OR ද්වාරයත්, NOR ද්වාරය වෙනුවට AND ද්වාරයත් භාවිතාකල හැකිය. මේ සඳහා OR සහ AND සමඟ NOT භාවිතා කරයි

1. $(X.Y)' = X' + Y'$



1. $(X + Y)' = X'. y'$



ප්‍රකාශණයක පොදු නැතාර්ථයක් (complement) ඇති අවස්ථාවක එය ඉවත්කිරීම සඳහා භාවිතා කල හැකිය.

De Morgan න්‍යාය භාවිතාකර පහත දී ඇති බූලියානු ප්‍රකාශණ වලට සමාන ප්‍රකාශණ ලියන්න. සත්‍යතා වගු භාවිතයෙන් සත්‍යාපනය කරන්න.

1. $(A')'+(B')'$
2. $A+B=(A'B')'$

5. ද්විත්ව ප්‍රතිලෝම න්‍යායය (Double Complement Law)

$$A = \overline{\overline{A}}$$

A	$\overline{A}$	$\overline{\overline{A}}$
0	1	0
0	1	0

6. න්‍යාදේශ න්‍යායය(Commutative Law)

ගුණිත ආකාරය(Multiplicative form)

$AB = BA$

A	B	AB	BA
0	0	0	0
0	1	0	0
1	0	0	0
1	1	1	1

ආකලන ආකාරය(Additive form)

$A + B = B + A$

A	B	A+B	B+A
0	0	0	0
0	1	1	1
1	0	1	1
1	1	1	1

7. සංඝටණ න්‍යාය(Associative Law)

ගුණිත ආකාරය(Multiplicative form)

$$A(BC)=(AB)C$$

ආකලන ආකාරය(Additive form)

$$A + (B + C) = (A + B) + C$$

8. විභේදන න්‍යායය(Distributive Law)

විභේදන න්‍යායය

$A (B+C) = AB+AC$

- $X.(Y+Z) = (X.Y)+(X.Z)$
- $X+(Y.Z) = (X+Y).(X+Z)$

9. සමතිරික්තතා න්‍යායය(Redundancy Law)

ආකාර 1(Form 1)

A + AB =A

A	B	AB	A+AB
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

ආකාර 2(Form 2)

$A + \overline{A}B = A + B$

A	B	A'	A'B	A+A'B	A+B
0	0	1	0	0	0
0	1	1	1	1	1
1	0	0	0	1	1
1	1	0	0	1	1

- (X+Y`)Y = X.Y
- (X.Y`)+Y = X+Y

බූලියානු නියම භාවිතයෙන් (A+B). (A+C) සරල කර දක්වන්න. පරිපථය අඳින්න.

Q =	(A + B).(A + C)	
	A.A + A.C + A.B + B.C	– Distributive law
	A + A.C + A.B + B.C	– Idempotent AND law (A.A = A)
	A(1 + C) + A.B + B.C	– Distributive law
	A.1 + A.B + B.C	– Identity OR law (1 + C = 1)
	A(1 + B) + B.C	– Distributive law
	A.1 + B.C	– Identity OR law (1 + B = 1)
Q =	A + (B.C)	– Identity AND law (A.1 = A)

Simplify Boolean expression using Boolean laws

1. A’BC + AB’C’ + AB’C + ABC’ + ABC ------- >A + BC
2. A’BC + AB’C + ABC’ + ABC ---------------> BC + AC + AB

E.g. 01

$Q = ABC + A'BC + AB\overline{C}$

$= AB(C + \overline{C}) + \overline{A}BC$ විභේදන න්‍යායය

$= AB(1) + \overline{A}BC$ ප්‍රතිලෝම න්‍යායය

$= AB + \overline{A}BC$ විභේදන න්‍යායය

$= B(A + \overline{A}C)$ විභේදන න්‍යායය

$= B(A + C)$ සමතිරික්ත න්‍යායය

E.g. 02

$F = (A+B)(A+C)$

$= AA + AC + BA + BC$ - විභේදන න්‍යායය

$= A + AC + BA + BC$ - තදේවභාවීන්‍යායය

$= A(1+C+B) + BC$ - විභේදන න්‍යායය

$= A(1+B) + BC$ - සර්වසාම්‍ය න්‍යායය

$= A(1) + BC$ - සර්වසාම්‍ය න්‍යායය

$= A + BC$ - විභේදන න්‍යායය

E.g. 03

$F = C + \overline{BC}$

$= C + \overline{B} + \overline{C}$ - ඩි මෝගන් න්‍යායය

$= C + \overline{C} + \overline{B}$

$= 1 + \overline{B}$ - ප්‍රතිලෝම න්‍යායය

$= 1$ - සර්වසාම්‍ය න්‍යායය

E.g. 04

$F = X(X+Y)$

$= X.X + X.Y$ - විභේදන න්‍යායය

$= X + X.Y$ - තදේවභාවී න්‍යායය

$= X(1+Y)$ - විභේදන න්‍යායය

$= X(1)$ - සර්වසාම්‍ය න්‍යායය

$= X$ - විභේදන න්‍යායය

සාර්ව තාර්කික ද්වාර (universal Gates) භාවිතයෙන් අනෙකුත් මූලික ද්වාර තනාගැනීම

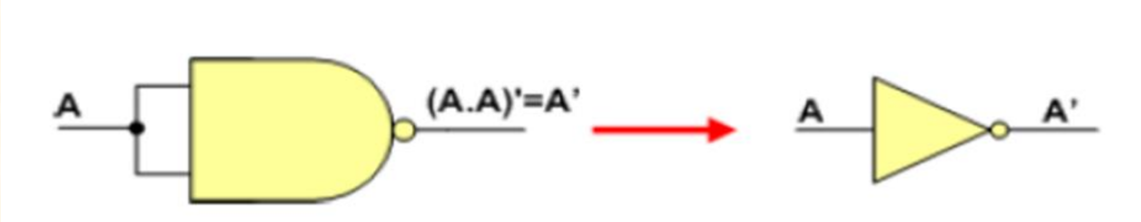
- Universal Gates

1. NAND

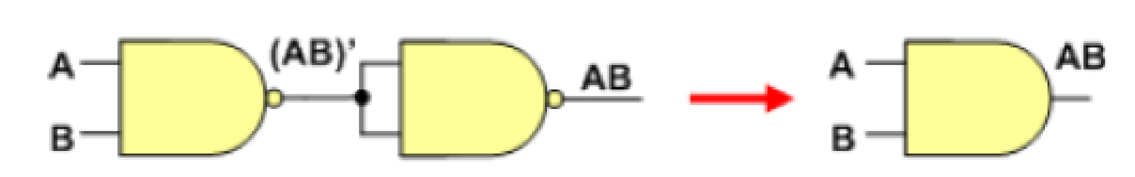
2. NOR

NAND ද්වාරය භාවිතා කිරීම

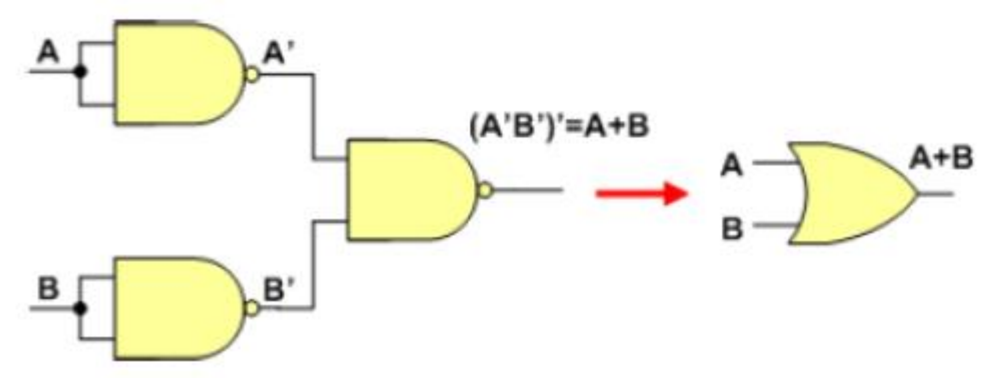
1



2

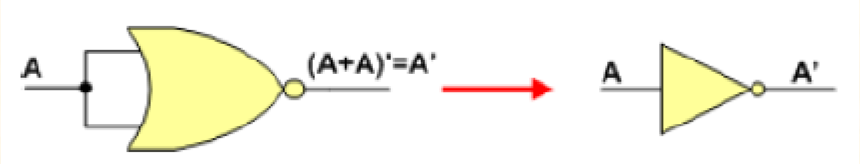


3

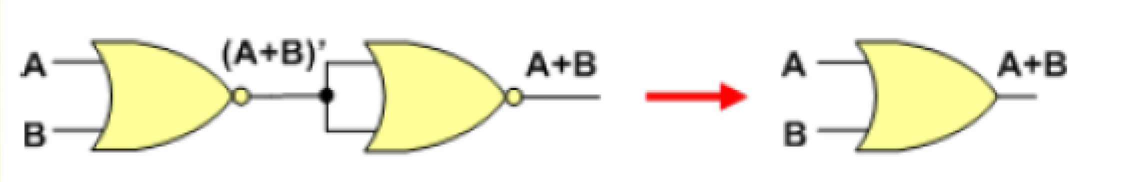


NOR ද්වාරය භාවිතා කිරීම

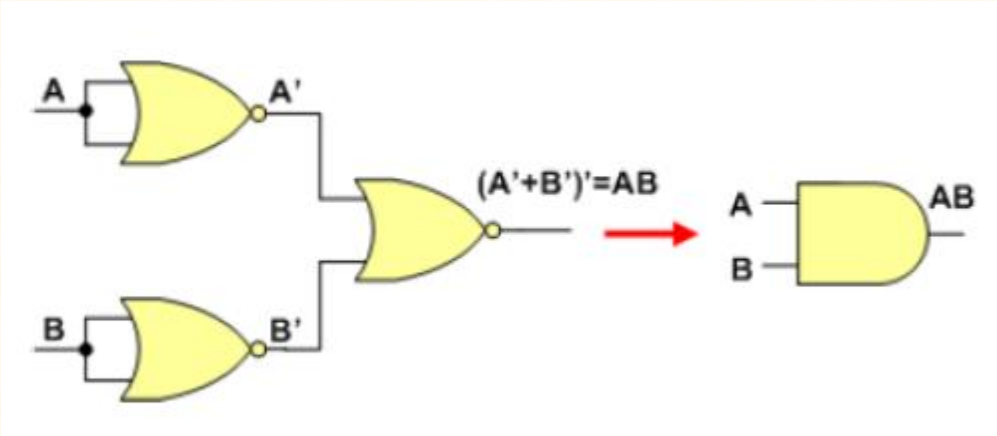
1



2



2



සත්‍යතා වගු ඇසුරින් බූලීය ප්‍රකාශණ ගොඩ නැගීම

- සත්‍යතා වගු ඇසුරින් බූලීය ප්‍රකාශණ ගොඩ නැගීමේදී minterms සහ maxterms භාවිතා කරයි.

A	B	Minterms	Maxterms
0	0	$m_0 = \bar{A}\bar{B}$	$M_0 = A + B$
0	1	$m_1 = \bar{A}B$	$M_1 = A + \bar{B}$
1	0	$m_2 = A\bar{B}$	$M_2 = \bar{A} + B$
1	1	$m_3 = AB$	$M_3 = \bar{A} + \bar{B}$

Maxterm

A	B	C	maxterm	
0	0	0	$A + B + C = M_0$	
0	0	1	$A + B + \overline{C} = M_1$	
0	1	0	$A + \overline{B} + C = M_2$	
0	1	1	$A + \overline{B} + \overline{C} = M_3$	
1	0	0	$\overline{A} + B + C = M_4$	
1	0	1	$\overline{A} + B + \overline{C} = M_5$	
1	1	0	$\overline{A} + \overline{B} + C = M_6$	
1	1	1	$\overline{A} + \overline{B} + \overline{C} = M_7$	

සත්‍යතා වගුවක ප්‍රතිදානය 0 වන සෑම අවස්ථාවක් සඳහාම විචල්‍යන් වල 0 වන අවස්ථාව සෘජු ලෙසත් 1වන අවස්ථාව අනුපූරක ලෙසත් ගෙන OR ද්වාරය භාවිතයෙන් (එකතුවක් ලෙස ගෙන) ලියන සියළු බූලීය ප්‍රකාශණයන් Maxterm ලෙස හඳුන්වයි.

Minterm

A	B	C	minterm	
0	0	0	$\overline{A} \cdot \overline{B} \cdot \overline{C} = m_0$	
0	0	1	$\overline{A} \cdot \overline{B} \cdot C = m_1$	
0	1	0	$\overline{A} \cdot B \cdot \overline{C} = m_2$	
0	1	1	$\overline{A} \cdot B \cdot C = m_3$	
1	0	0	$A \cdot \overline{B} \cdot \overline{C} = m_4$	
1	0	1	$A \cdot \overline{B} \cdot C = m_5$	
1	1	0	$A \cdot B \cdot \overline{C} = m_6$	
1	1	1	$A \cdot B \cdot C = m_7$	

- සත්‍යතා වගුවක විචල්‍යන් වල අගය 1 වන අවස්ථා හා එහි ප්‍රතිලෝමය 0 වන අවස්ථා අවස්ථා AND තර්කය (ශ්‍රිතය) භාවිතයෙන් (ගුණිතයක් ලෙස ගෙන) ලියන සියළු බූලීය ප්‍රකාශණයන් Minterm ලෙස හඳුන්වයි.

Write Boolean expression using truth Table
සම්මත තාර්කික ප්‍රකාශණ

- There are two methods

1. Sum Of Products – SOP
    - Use Minterms to create Boolean expression
2. Product of Sums – POS
    - Use Maxterms to create Boolean expression

Sum of Products - SOP

A	B	C	F (output)	
0	0	0	0	
0	0	1	1	A`B`C
0	1	0	1	A`BC`
0	1	1	0	
1	0	0	1	AB`C`
1	0	1	0	
1	1	0	0	
1	1	1	1	ABC

In this method using minterms

F(A,B,C) = A`B`C + A`BC`+AB`C`+ABC

$F= \sum(1,2,4,7)$

Minterms භාවිතයෙන් ලියන බූලීය ප්‍රකාශණ SOP ආකාරය ලෙස හඳුන්වයි

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$$\begin{aligned} F &= m_1 + m_2 + m_4 + m_7 \\ &= \overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{C} + A \cdot B \cdot C \end{aligned}$$

$$F = \sum(1, 2, 4, 7)$$

$$F = (A+B+C).(A+B+C').\ (A+B'+C)$$

A	B	C	F (out)	
0	0	0	0	(A+B+C)
0	0	1	0	(A+B+C’)
0	1	0	0	(A+B’+C)
0	1	1	1	
1	0	0	1	
1	0	1	1	
1	1	0	1	
1	1	1	1	

සත්‍යතා වගුවක විචල්‍යන් වල අගය 0 වන අවස්ථා හා එහි ප්‍රතිලෝමය 1 වන අවස්ථා අවස්ථා OR තර්කය (ශ්‍රිතය) භාවිතයෙන් (එකතුවක් ලෙස ගෙන) ලියන සියළු බූලීය ප්‍රකාශණයන් Maxterm ලෙස හඳුන්වයි.

Product of Sums - POS

A	B	C	F (output)	
0	0	0	0	(A+B+C)
0	0	1	1	
0	1	0	1	
0	1	1	0	(A+B'+C')
1	0	0	1	
1	0	1	0	(A'+B+C')
1	1	0	0	(A'+B'+C)
1	1	1	1	

In this method using maxterms

$F = \pi(0,3,5,6)$

$F = (A+B+C).(A+B'+C').\ (A'+B+C').(A'+B'+C)$

Maxterms භාවිතයෙන් ලියන බූලීය ප්‍රකාශණ POS ආකාරය ලෙස හඳුන්වයි

Maxterms used to construct Boolean expressions.

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$$F = M_0 \cdot M_3 \cdot M_5 \cdot M_6$$
$$= (A+B+C)\cdot(A+\overline{B}+\overline{C})\cdot(\overline{A}+B+\overline{C})\cdot(\overline{A}+\overline{B}+C)$$

$$F = \prod(0,3,5,6)$$

A	B	C	F (output)
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

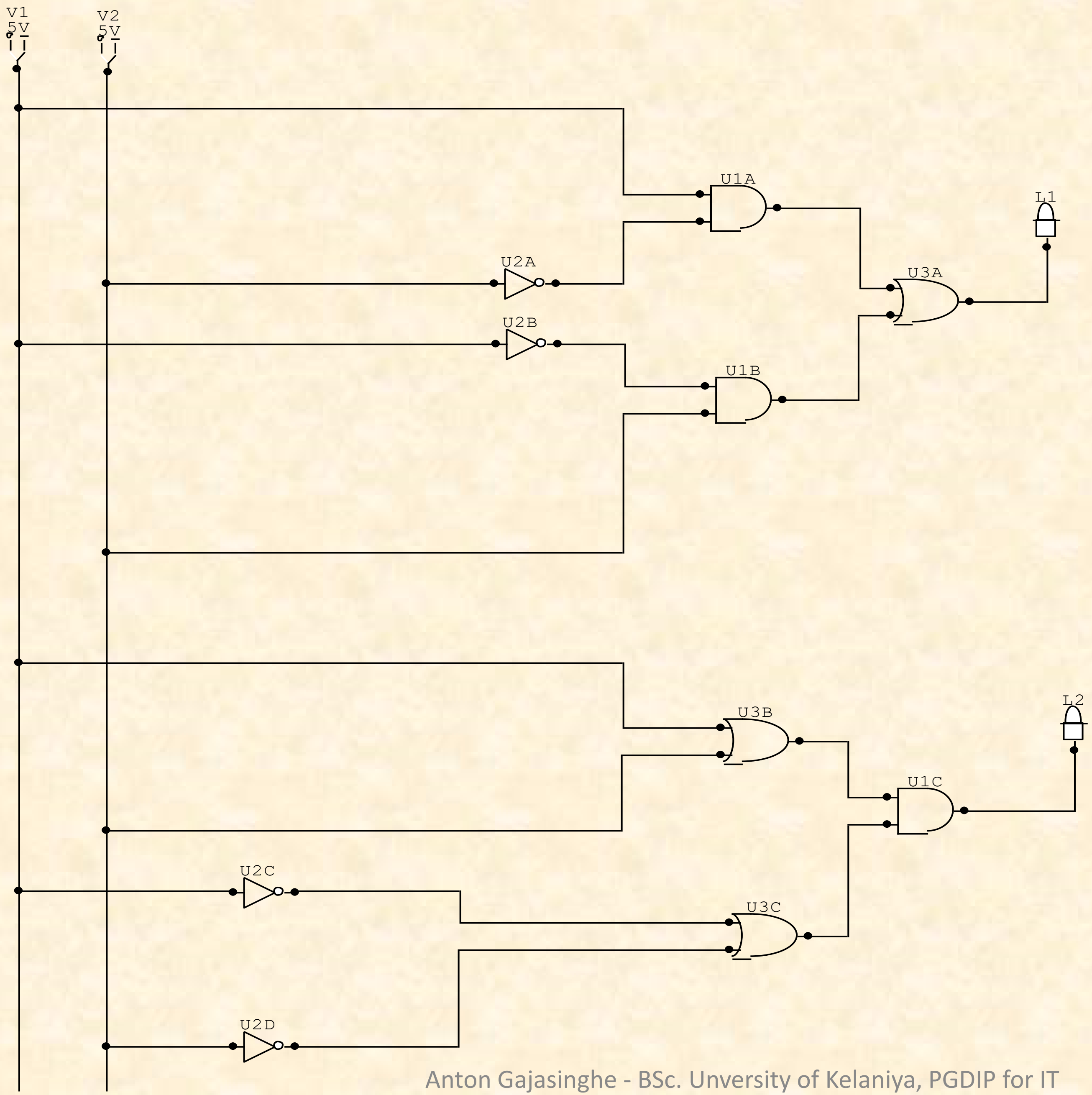
Construct the Boolean expression for Output (F) using given Truth Table above.

F = A'BC + AB'C' + AB'C + ABC' + ABC

F(A,B,C) = $\sum(3,4,5,6,7)$

SOP සහ POS ප්‍රකාශණ

A	B	F (OUTPUT)	SOP=A’B +AB’	POS=(A+B).(A’+B’)
0	0	0	0	0
0	1	1	1	1
1	0	1	1	1
1	1	0	0	0



V1
5V
V2
5V
U1A
L1
U2A
U3A
U2B
U1B
U3B
L2
U1C
U2C
U3C
U2D

SOP, POSට පරිවර්තනය කිරීම	
$F = A.\bar{B} + B.\bar{C} + \bar{A}.C$	
$= \overline{A.\bar{B} + B.\bar{C} + \bar{A}C}$	මුළු ශ්‍රිතයේම නැතාර්ථය ලබා ගන්න
$= \overline{A.\bar{B}}.\overline{B.\bar{C}}.\overline{\bar{A}C}$	ඩි මෝර්ගන් න්‍යාය
$= (\bar{A} + \bar{\bar{B}}).(\bar{B} + \bar{\bar{C}}) + (\bar{\bar{A}} + \bar{C})$	ඩි මෝර්ගන් න්‍යාය
$= (\bar{A} + B).(\bar{B} + C).(A + \bar{C})$	ද්වි ප්‍රතිලෝම
POS ,SOPට පරිවර්තනය	

POS to SOP

$$F = (\overline{A} + B).(\overline{B} + C).(A + \overline{C})$$

$$= \overline{\overline{(\overline{A} + B).(\overline{B} + C).(A + \overline{C})}}$$ මුළු ශ්‍රිතයේම නාස්තතර්ථයක් ලබා ගන්න

$$= \overline{(\overline{A} + B)} + \overline{(\overline{B} + C)} + \overline{(A + \overline{C})}$$ ඩි මෝගන් න්‍යායය

$$= (\overline{\overline{A}}.\overline{B}) + (\overline{\overline{B}}.\overline{C}) + (\overline{A}.\overline{\overline{C}})$$ ඩි මෝගන් න්‍යායය

$$= \underline{A.\overline{B} + B.\overline{C} + \overline{A}.C}$$ ද්වි ප්‍රතිලෝම න්‍යායය

SOP and POS

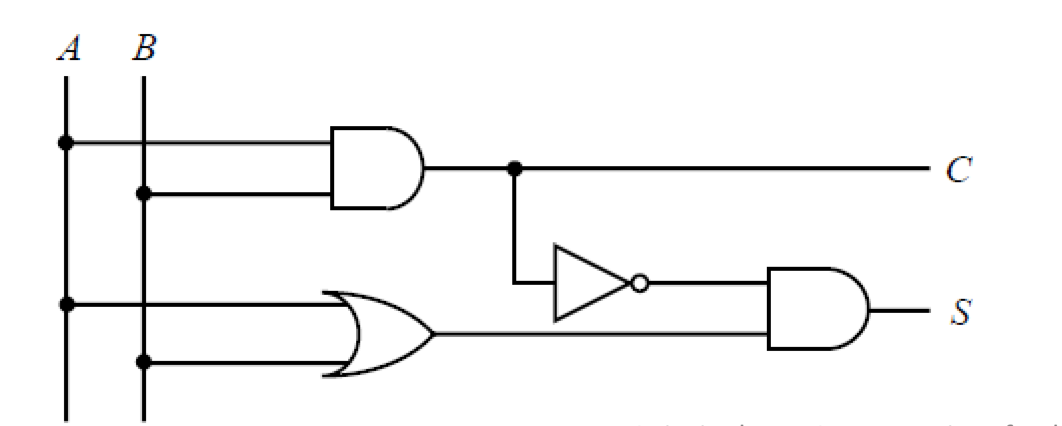
Inputs		Output	
A	**B**	**S**	**C**
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

SOP for Output

- S = (A'.B) + (A.B')
- C= (A.B)

POS for Output

- S = (A+B) . (A' + B')
- C = (A+B).(A+B').(A'+B)



Is this correct circuit?

Karnaugh Map simplification

- බූලියානු ප්‍රකාශණ සංකීර්ණ වූ විට, ඒ ඇසුරෙන් නිර්මාණය කරන තාර්කික පරිපථ ද සංකීර්ණ වේ. එමනිසා තාර්කික පරිපථ සරල කර ගැනීමට අදාල බූලියානු ප්‍රකාශණ ද සරල කරගත යුතුයි. සත්‍යතා වගු මගින් ලබාදෙන බූලියානු ප්‍රකාශණයන් නිශ්චිත වන අතර ඒවා සරල කර ගැනීම සඳහා බූලියානු න්‍යායන් භාවිතා කරයි. නමුත් මෙය තරමක් අපහසු කාර්යයකි.

- Karnaugh Map මගින් සරලම ආකාරයේ බූලියානු ප්‍රකාශන ගොඩනැගිය හැකිය.

- Karnaugh Map යනු සත්‍යතා වගු වල රූපමය ඉදිරිපත් කිරීමකි.

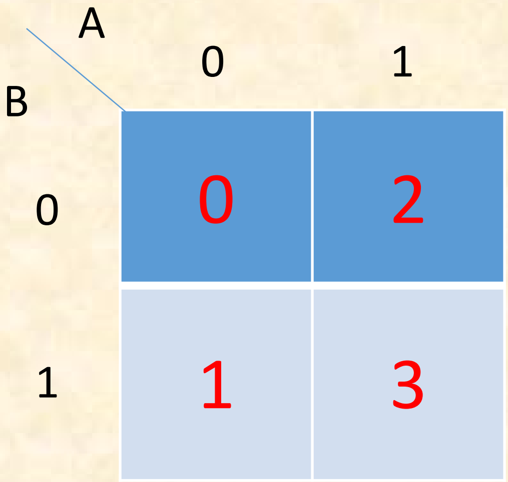
- මෙහි දී, Truth Table → Karnaugh Map Simplification

Two Variables K-Map

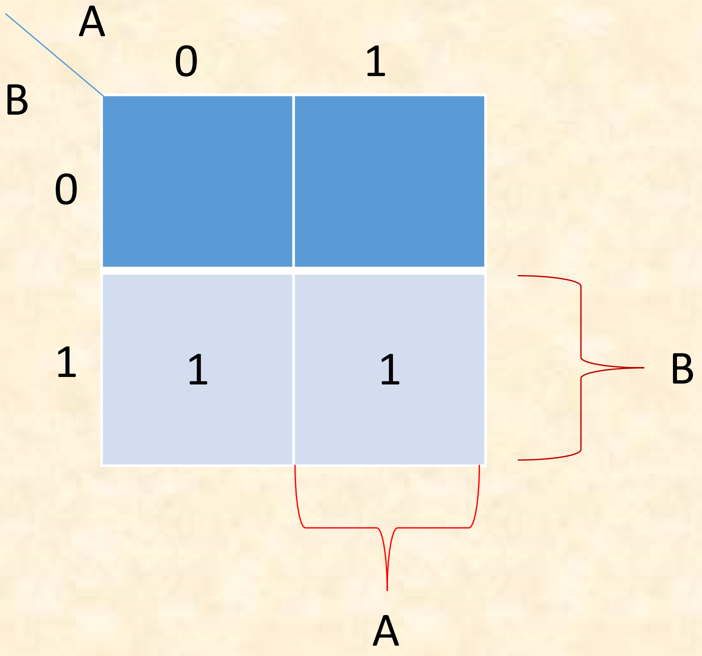
Number of squares in a Karnaugh map = 2^n

n = number of Variables

n = 2 → 2^2 = 4



	A	B	F	mn
0	0	0	**0**	M0
1	0	1	**1**	**M1**
2	1	0	**0**	**M2**
3	1	1	**1**	**M3**



Three Variables K-Map

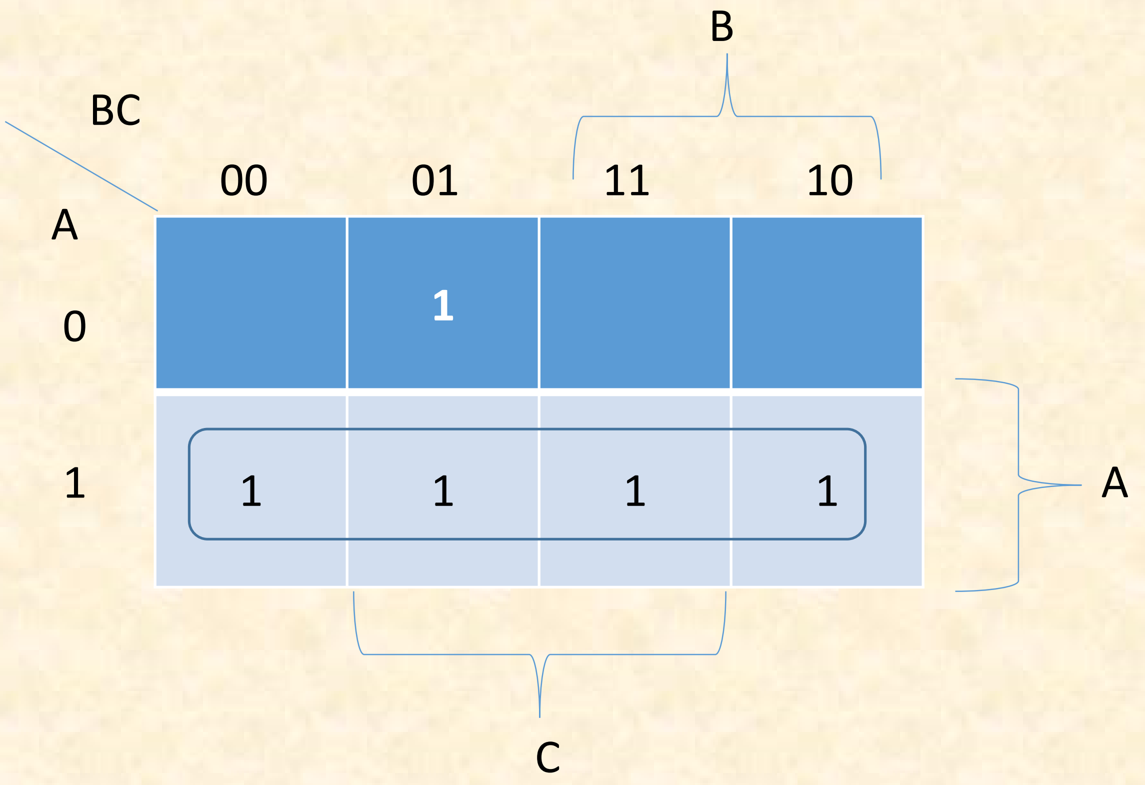
Number of squares = 2^n, n = 3 → 2^3 = 8

A \ BC	00	01	11	10
0	**0**	**2**	**6**	**4**
1	1	3	7	5

	A	B	C	F
0	0	0	0	**0**
1	0	0	1	**1**
2	0	1	0	**0**
3	0	1	1	**0**
4	1	0	0	**1**
5	1	0	1	**1**
6	1	1	0	**1**
7	1	1	1	**1**

Karnaugh map is a diagram made up of squares, witch each square represent a minterm.

Number of squares in a Karnaugh map = 2^n



සත්‍යතා වගවෙන් ලැබෙන ප්‍රතිදානය Minterms ඇසුරින් පහත පරිදි ලිවිය හැකිය

F(A,B,C) = $\epsilon(1, 4, 5, 6, 7)$

F = A + B’ C

Four Variables K-Map

- **Number of squares = 2^n, n = 4 → 2^4 = 16**

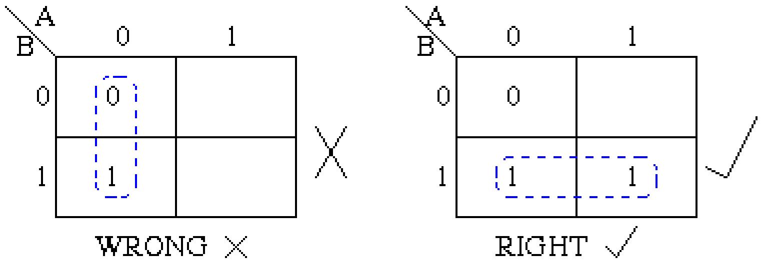
		C’		C		
	AB \ CD	00	01	11	10	
A’	00	0	1	3	2	B’
A’	01	4	5	7	6	B
A	11	12	13	15	14	B
A	10	8	9	11	10	B’
		D’	D	D	D’	

A \ BC	00	01	11	10
0	A'B'C' [0]	A'B'C [1]	A'BC [3]	A'BC' [2]
1	AB'C' [4]	AB'C [5]	ABC [7]	ABC' [6]

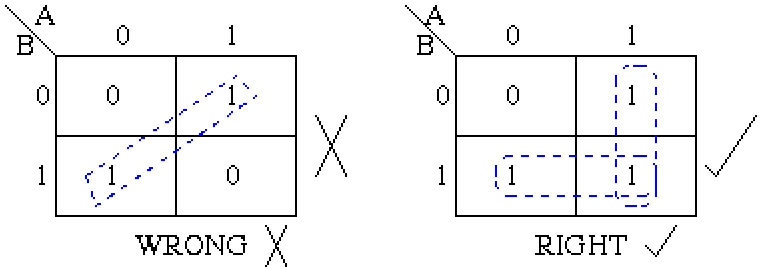
Steps to solve expression using K-map

1. Select K-map according to the number of variables.
2. Identify minterms or maxterms as given in problem.
3. For SOP put 1's in blocks of K-map respective to the minterms (0's elsewhere).
4. For POS put 0's in blocks of K-map respective to the maxterms(1's elsewhere).
5. Make rectangular groups containing total terms in power of two like 2,4,8 ..(except 1) and try to cover as many elements as you can in one group.
6. From the groups made in step 5 find the product terms and sum them up for SOP form.

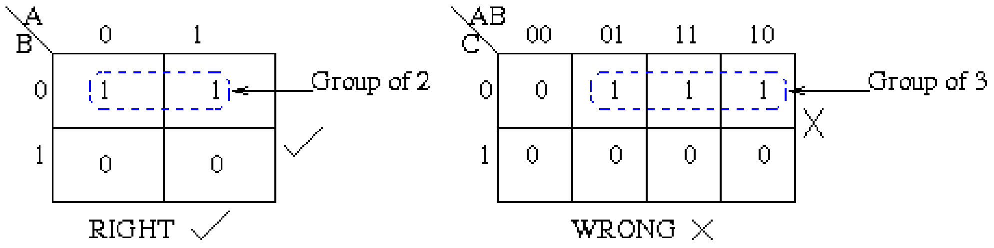
- **Groups may not include any cell containing a zero**



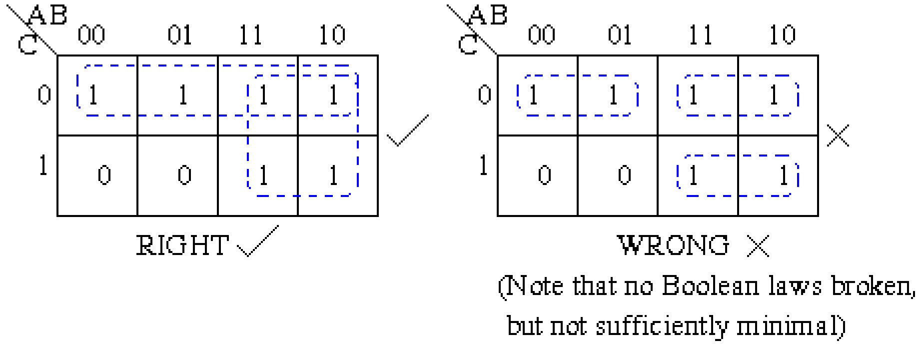
- **Groups may be horizontal or vertical, but not diagonal.**



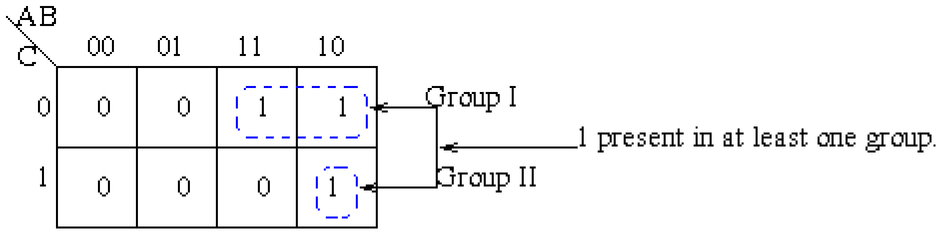
- **Groups must contain 1, 2, 4, 8, or in general 2^n cells.**
  That is if n = 1, a group will contain two 1's since $2^1 = 2$.
  If n = 2, a group will contain four 1's since $2^2 = 4$.



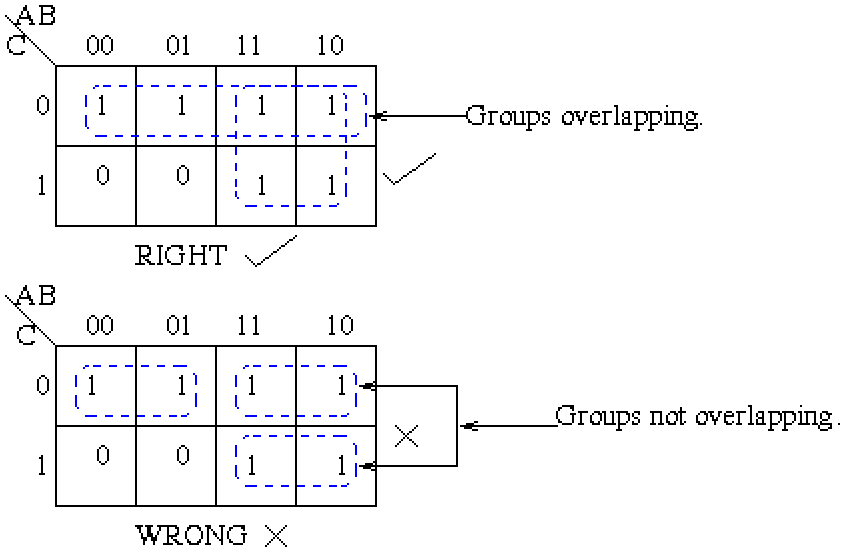
- **Each group should be as large as possible.**

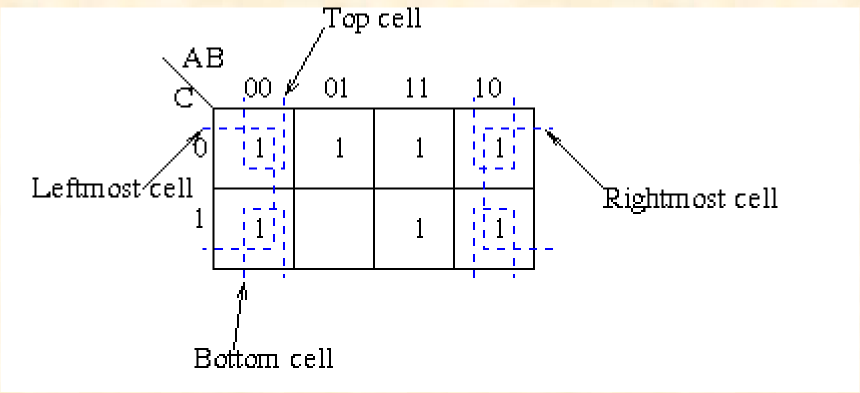


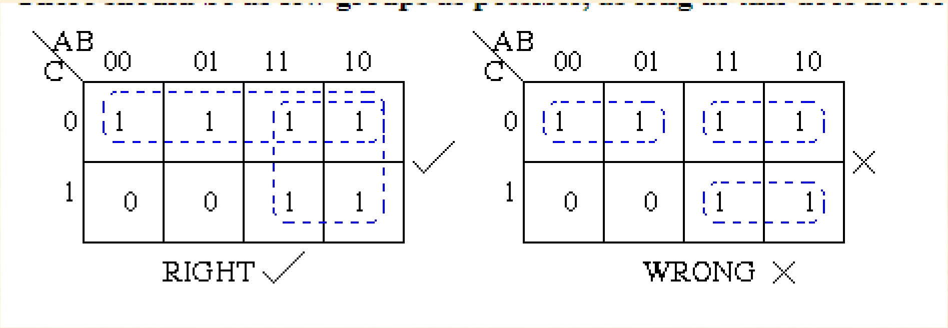
- **Each cell containing a *one* must be in at least one group.**



- **Groups may overlap.**







Groups may wrap around the table. The leftmost cell in a row may be grouped with the rightmost cell and the top cell in a column may be grouped with the bottom cell.

There should be as few groups as possible, as long as this does not contradict any of the previous rules.

Summmary:

1. No zeros allowed.
2. No diagonals.
3. Only power of 2 number of cells in each group.
4. Groups should be as large as possible.
5. Every one must be in at least one group.
6. Overlapping allowed.
7. Wrap around allowed.
8. Fewest number of groups possible.

1. $Z = \sum A,B,C(1,3,6,7)$
2. $F(P,Q,R,S)=\sum(0,2,5,7,8,10,13,15)$
3. $F(A,B,C)=\pi(0,3,6,7)$

https://www.geeksforgeeks.org/k-mapkarnaugh-map/

POS Functions’ K’Maps

B \ A	A 0	A’ 1
B 0	A+B 0	A’+B 2
B’ 1	A+B’ 1	A’+B’ 3

A \ B	B 0	B’ 1
A 0	A+B 0	A+B’ 1
A’ 1	A’+B 2	A’+B’ 3

SOP Function

A (columns), B (rows)

B \ A		
	A'B'	AB'
	A'B	AB

B \ A		
		1
	1	

F=AB' + A'B

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

POS Function

B \ A		
	A+B	A'+B
	A+B'	A'+B'

B \ A		
	0	
		0

F1=(A+B).(A'+B')

A	B	A+B	A'+B'	F1
0	0	0	1	0
0	1	1	1	1
1	0	1	1	1
1	1	1	0	0

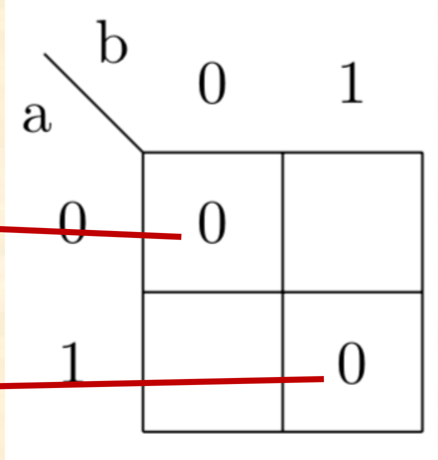
A	B	A’B+AB’
0	0	0
0	1	1
1	0	1
1	1	0

electronicsarea.com

A + B

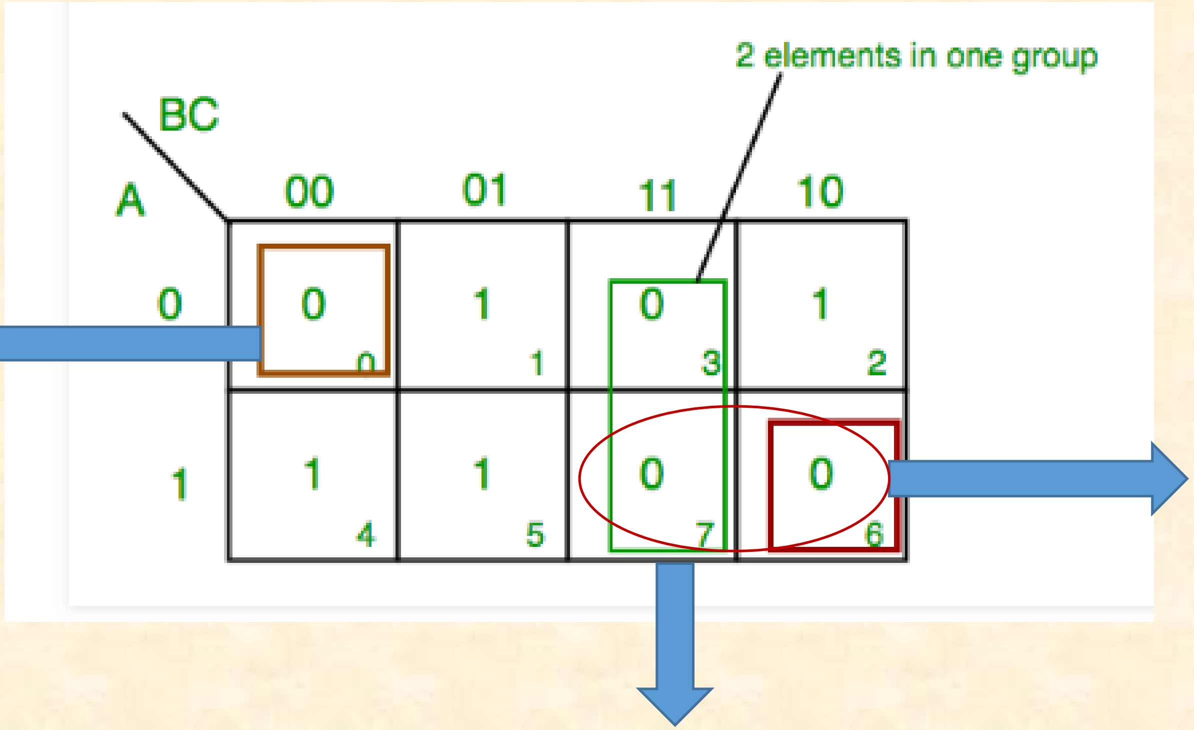
A’ + B’

1. A’ B’ ---→ A+B
2. AB--→A’+B’



Output = (A+B).(A’+B’)

A \ BC	B+C 00	B+C’ 01	B’+C’ 11	B’+C 10
0 A	A+B+C 0	A+B+C’ 1	A+B’+C’ 3	A+B’+C 2
1 A’	A’+B+C 4	A’+B+C’ 5	A’+B’+C’ 7	A’+B’+C 6



(A+B+C)

(A’+B’+C’).(A’+B’+C)

(A’+B’).(A’+B’)

(A’+B’)

(A+B’+C’).(A’+B’+C’)

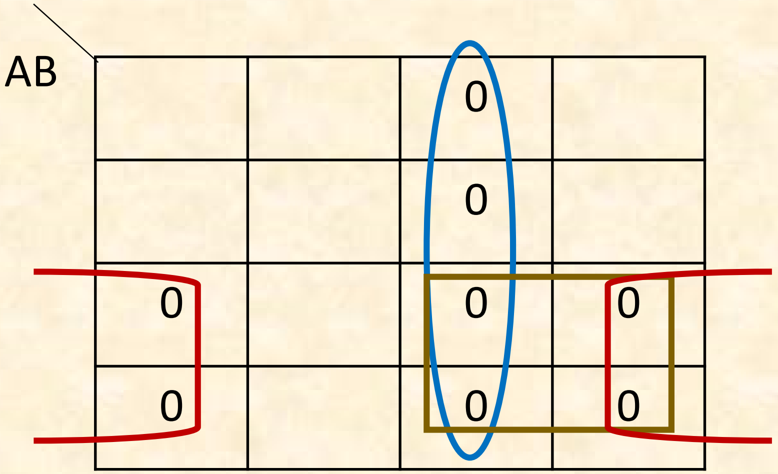
(B’+C’).(B’+C’)

(B’+C’)

F(A,B,C)=(A+B+C).(B’+C’).(A’+B’)

F(A,B,C,D)=π(3,7,8,10,11,12,14,15)

1. Write a Boolean expression for given POS formula using truth table
2. Simplify the expression using K'map
3. Convert the expression into SOP
4. Draw a logic Circuit



1. CD-→C'+D'
2. AC -→ A'+C'
3. AD' --→ A'+D

WX \ YZ	[00] Y+Z	[01] Y+Z'	[11] Y'+Z'	[10] Y'+Z
[00] W+X	1 (0)	1 (1)	0 (3)	1 (2)
[01] W+X'	0 (4)	1 (5)	0 (7)	1 (6)
[11] W'+X'	0 (12)	1 (13)	1 (15)	1 (14)
[10] W'+X	1 (8)	1 (9)	1 (11)	1 (10)

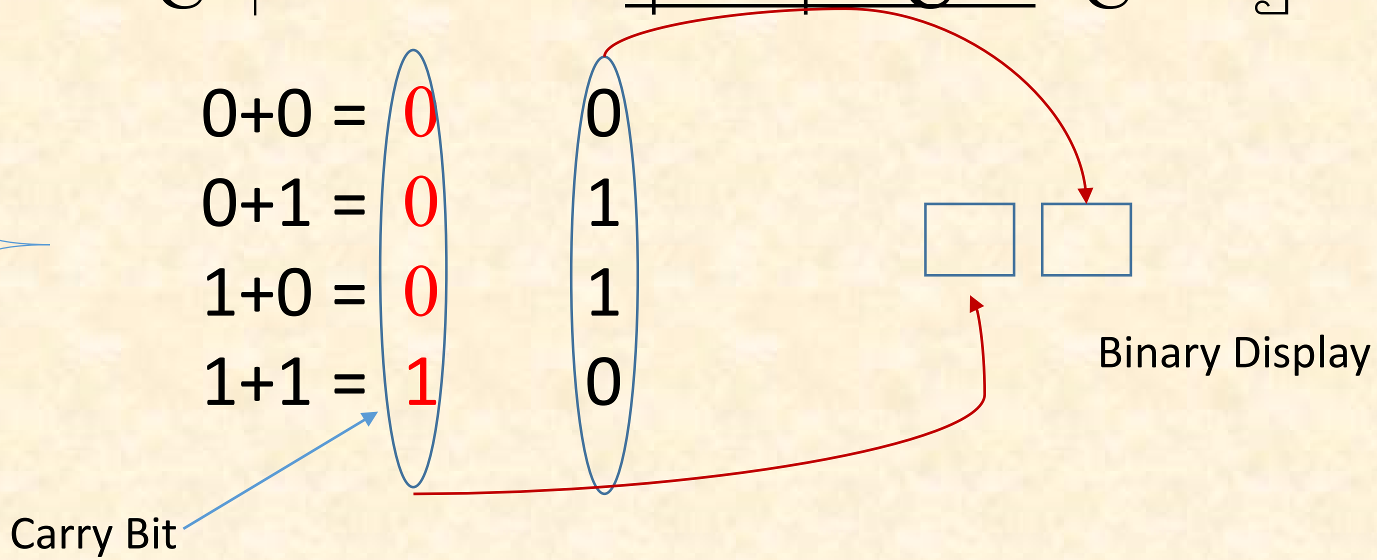
WX \ YZ	[00] Y+Z	[01] Y+Z'	[11] Y'+Z'	[10] Y'+Z
[00] W+X	0 0	1 1	0 3	0 2
[01] W+X'	0 4	1 5	0 7	0 6
[11] W'+X'	0 12	1 13	1 15	1 14
[10] W'+X	0 8	1 9	1 11	1 10

$F(A,B,C,D)=\pi(3,5,7,8,10,11,12,13)$

1. Write a Boolean expression for given POS formula using truth table
2. Simplify the expression using K'map
3. Convert the expression into SOP
4. Draw a logic Circuit

Half-Adder (අර්ධ ආකලකය)

- තාර්කික ද්වාර භාවිතා කරමින් නිර්මාණය කරගත හැකි, වරකට බිටු 2ක් පමණක් එකතු කල හැකි සරල අංකිත පරිපථ <u>**අර්ධ ආකලක**</u> ලෙස හඳුන්වයි.
- 0+0 = 0
- 0+1 = 1
- 1+0 = 1
- 1+1 = 10



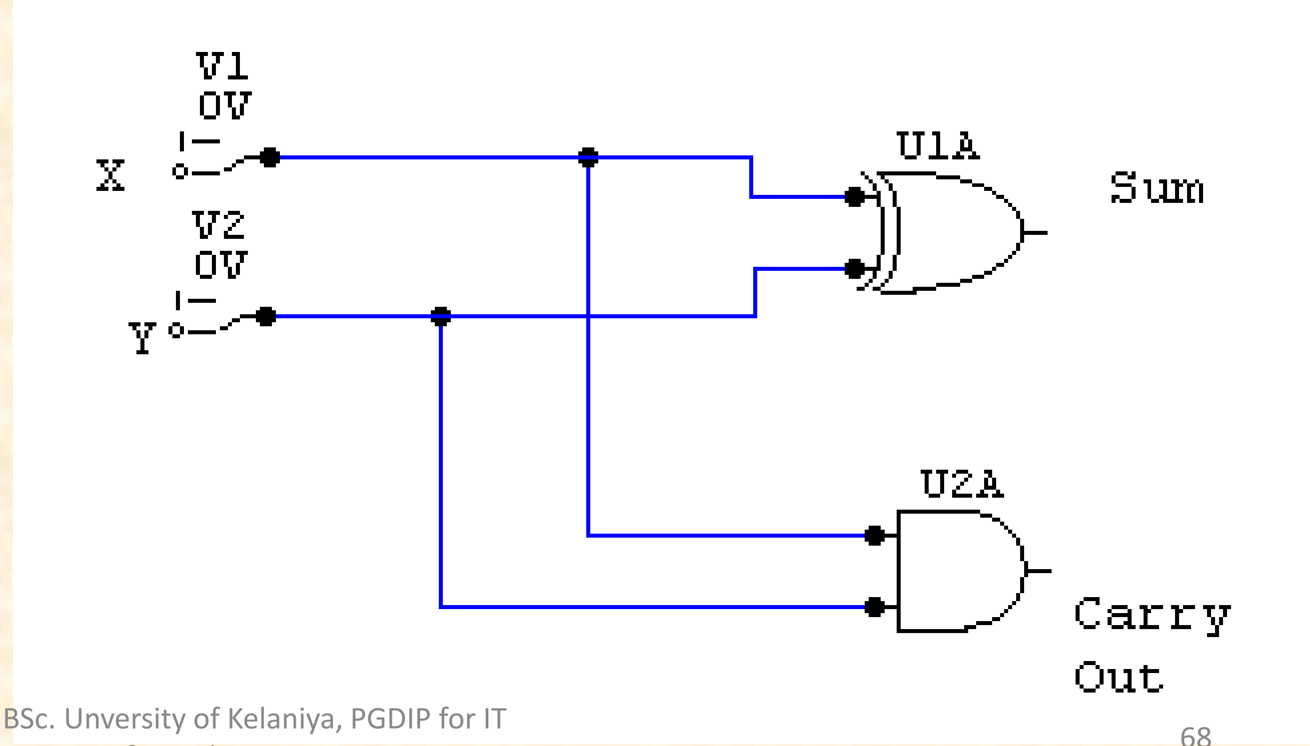
සංඛ්‍යා දෙක X හා Y නම් හා එකතුව sum ද ඉදිරියට රැගෙන යාම carry bit ද නම් සත්‍යතා වගුව ....

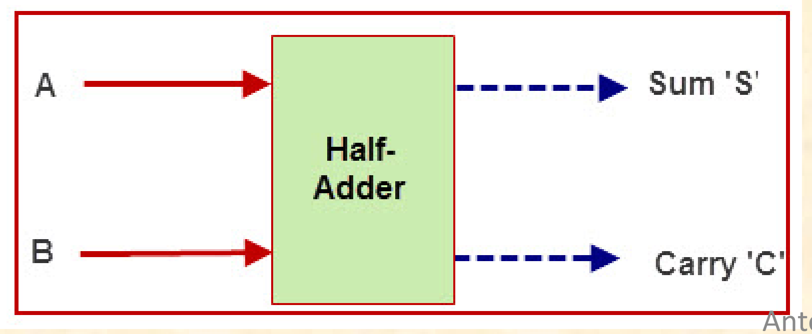
inputs		Outputs	
X	Y	Carry bit	Sum
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0
		AND	XOR

XOR

Sum = $X'Y + XY'$

Carry = xy



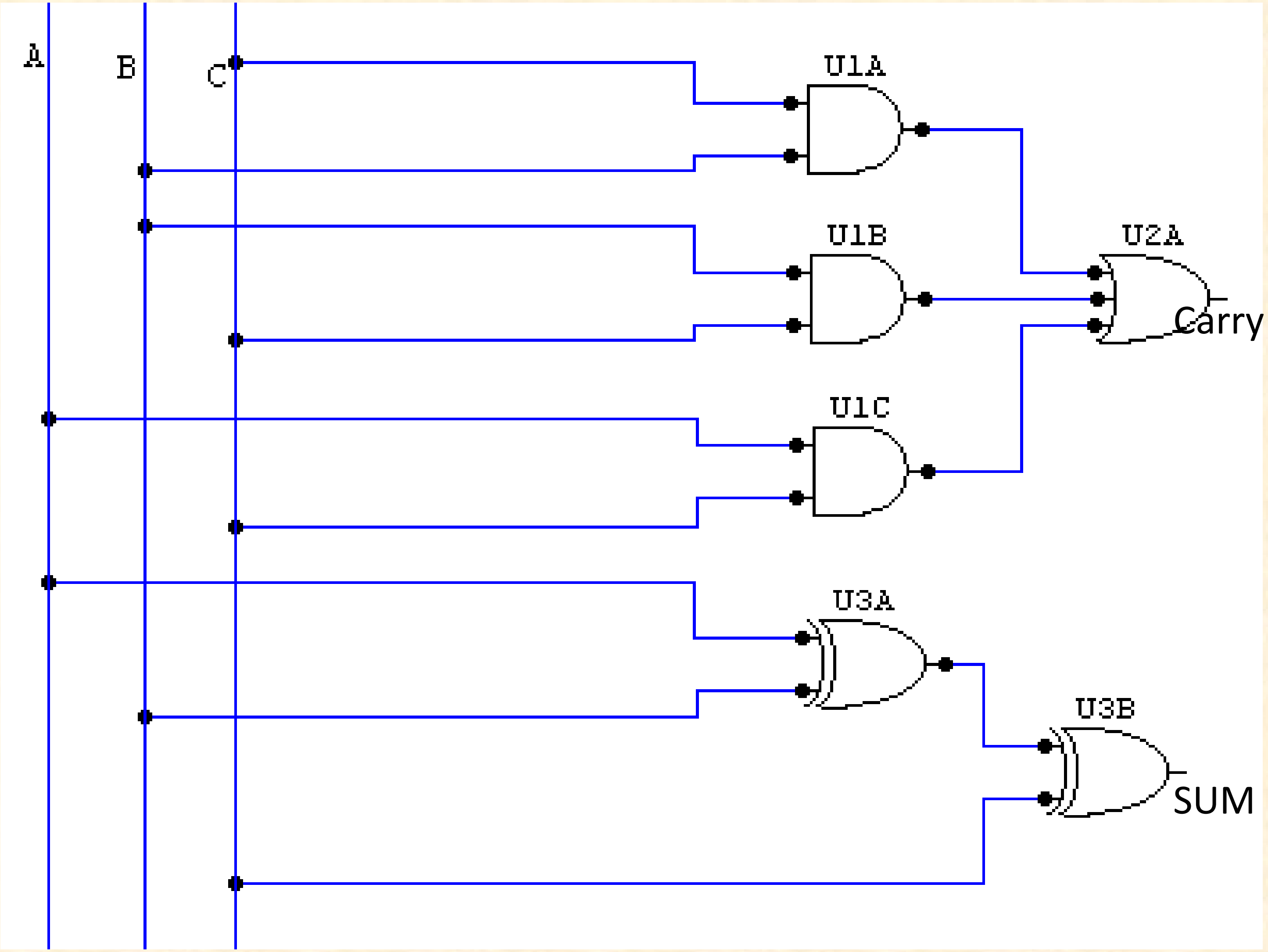


Full-Adder (පූර්ණ ආකලකය)

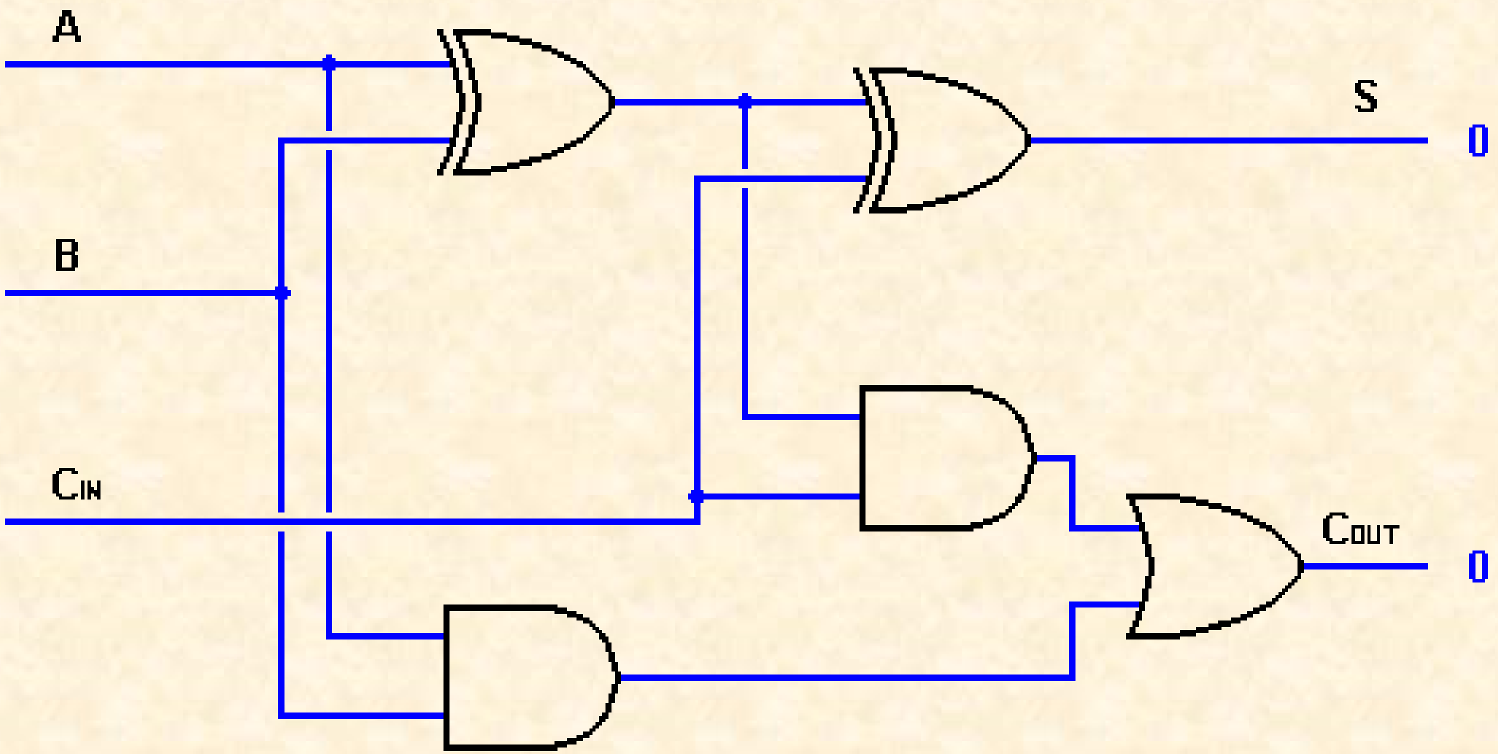
- තාර්කික ද්වාර භාවිතා කරමින් නිර්මාණය කරගත හැකි, වරකට බිටු 3ක් එකතු කල හැකි සරල අංකිත පරිපථ පූර්ණ ආකලක ලෙස හඳුන්වයි. රැගෙන එන බිටුව තෙවන බිටුව වේ.
- උදා - 1011 + 0110

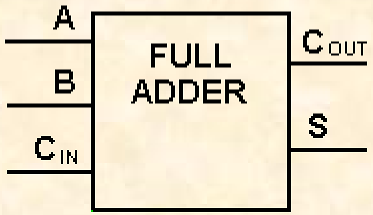
		1	0	1	1
		0	1	1	0 +
Carry In	1	1	1	0	
Sum	1	0	0	0	1
Carry Out		1	1	1	0

A	B	C	Carry	sum	A.B	B.C	A.C	Carry Out (A.B+B.C+A.C)	Sum A XOR B XOR C
0	0	0	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	1
0	1	0	0	1	0	0	0	0	1
0	1	1	1	0	0	1	0	1	0
1	0	0	0	1	0	0	0	0	1
1	0	1	1	0	0	0	1	1	0
1	1	0	1	0	1	0	0	1	0
1	1	1	1	1	1	1	1	1	1

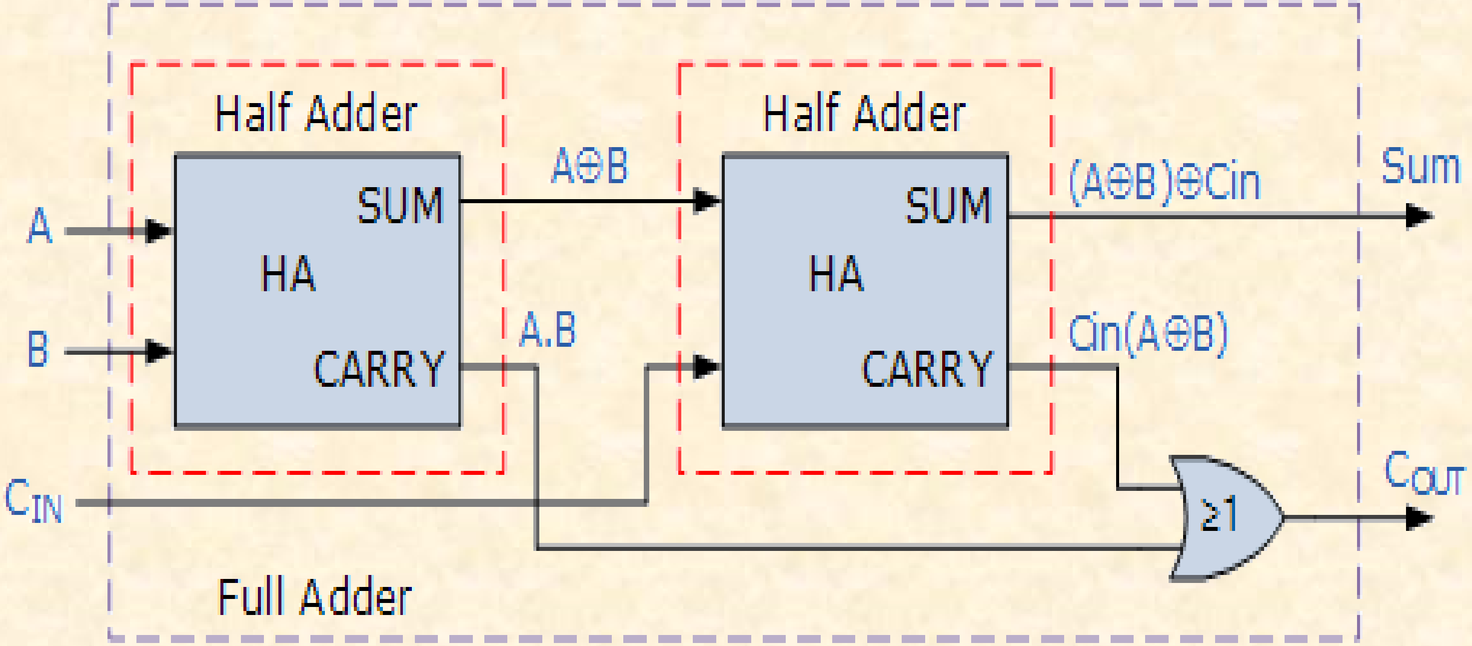

A
B
C
U1A
U1B
U1C
U2A
Carry
U3A
U3B
SUM

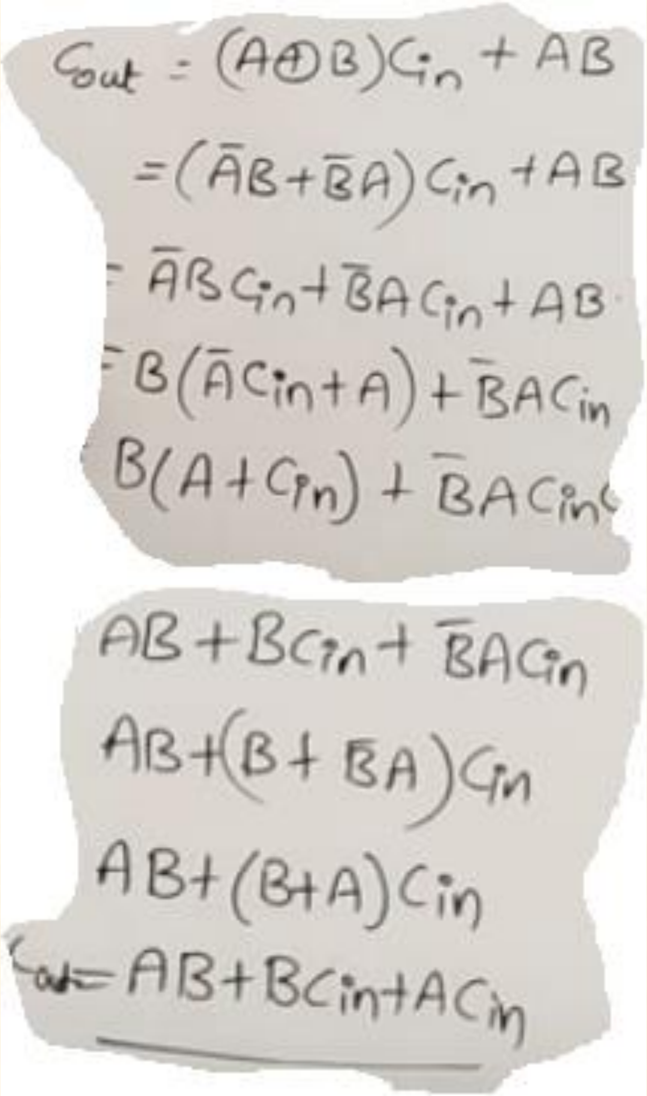
- Thus, we can implement a full adder circuit with the help of two half adder circuits.

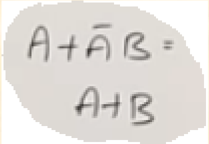


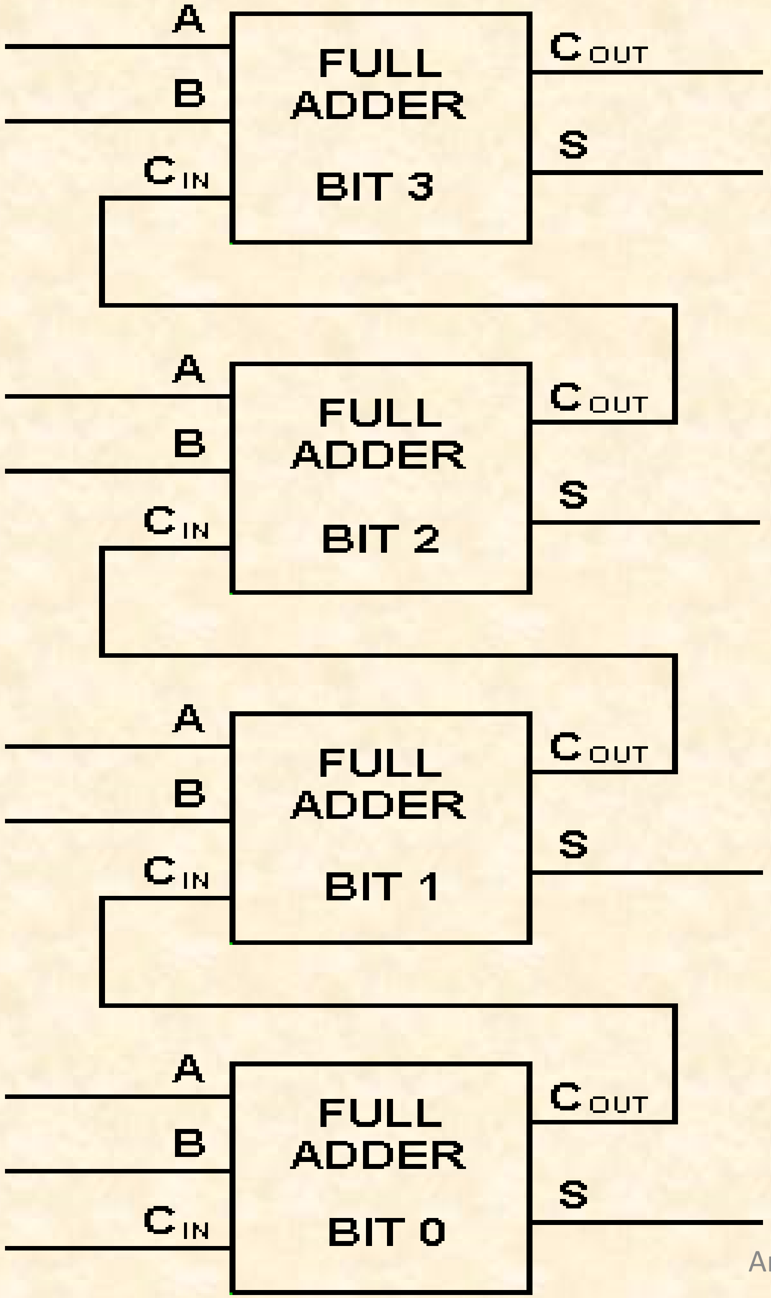


Full adder using half adder








A
B
C IN
FULL ADDER
BIT 3
C OUT
S
A
B
C IN
FULL ADDER
BIT 2
C OUT
S
A
B
C IN
FULL ADDER
BIT 1
C OUT
S
A
B
C IN
FULL ADDER
BIT 0
C OUT
S

පිළි පොළ - Flip Flop

පිළි-පොළ යනු තාර්කික ද්වාර භාවිතයෙන් නිර්මාණය කර ඇති පරිපථ වර්ගයකි. මෙම පරිපථය භාවිත කර තාවකාලික මතකයක් නිර්මාණය කළ හැකි ය. සසම්භාවී ප්‍රවේශ මතකයෙහි සරල ම අවස්ථාව පිළි-පොළ ලෙස සැලකිය හැකි ය. මෙම පරිපථයට යමක් ආදානය කළ විට එය මතක තබා ගැනීමේ හැකියාවක් ඇත.

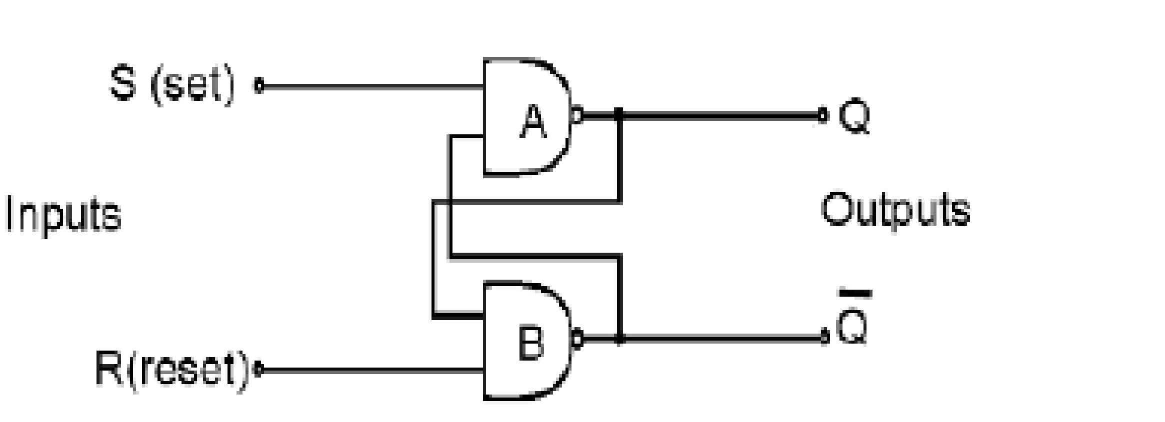
පිළි-පොළ වර්ග ගණනාවක් ම පවතින අතර, එම වර්ග අතරින් එක් පිළි-පොළ වර්ගයක් පරිගණකයේ බල ස්විචය මෙන් ක්‍රියා කරයි. ආදානය 1ක වන විට පිළි පොළ විසින් ප්‍රතිදානය ලෙස 1 ලබා දෙනු ලබන අතර දෙවන වරත් ආදානය 1ක් ඇතුළත් කළහොත් පිළි-පොළ විසින් ප්‍රතිදානය 0 කරනු ලැබේ.

නැවතත් ආදානය 1 ලෙස ලැබුණ විට, පිළි පොළ විසින් ප්‍රතිදානයේ වර්තමාන අගය විරුද්ධ අගයකට පරිවර්තනය කරනු ලැබේ. බලය ලබාදීම සඳහා භාවිත කරන බොත්තම් ස්විචය පිළි පොළ විසින් අඛණ්ඩ ව ලබා දෙනුලබන ආදානවලට ප්‍රතිචාර නොදක්වයි.

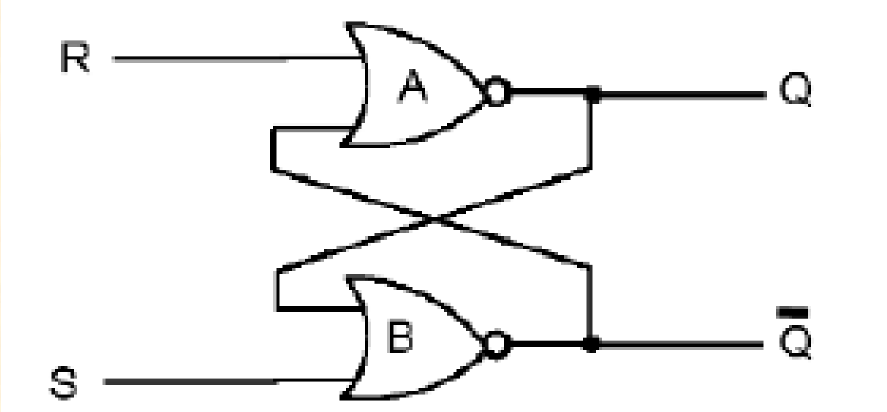
අගුළු පිළි - පොළ - SR Flip-Flop

R-S (Reset Set) පිළි පොළ තේරුම් ගැනීමට පහසු ම පිළි පොළ වේ. මූලික වශයෙන් එහි ආදාන දෙකක් සහ ප්‍රතිදාන දෙකක් ඇත. ප්‍රතිදාන දෙකෙන් එකක් නිතර ම අනෙක් ප්‍රතිදානයේ ප්‍රතිලෝමය නිරූපනණය කරයි. ආදාන අගු දෙකෙන් එකක් මඟින් වරකට ආදාන අගයක් ලබා ගන්නා අතර එම අගයට අනුව ප්‍රතිදාන අගු දෙක විසින් ප්‍රතිදාන අගයන් ලබා දෙනු ලැබේ. මෙලෙස අනික් ආදාන අග්‍රයට පෙර ආදාන අග්‍රයට ම ලබා දුන් අගය ලබා දෙන තෙක් ප්‍රතිදාන අගය එලෙස ම පවතී. මෙම ප්‍රතිදාන ද්විත්වය Set and Reset input ලෙස හඳුන්වයි.

පහත දැක්වෙන්නේ එලෙස NAND සහ NOR ද්වාර මඟින් නිර්මාණය කරන ලද පිළි පොළ පරිපථ වේ.



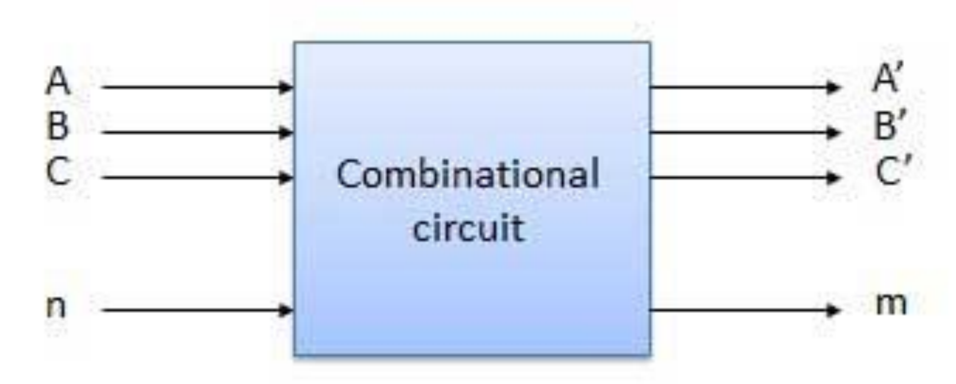
(a) Latch Flip Flop NAND Gate



(b) RS Latch Flip Flop NOR Gate

සංයෝජන පරිපථ සහ අනුක්‍රමික පරිපථ

combinational circuits



sequential circuit